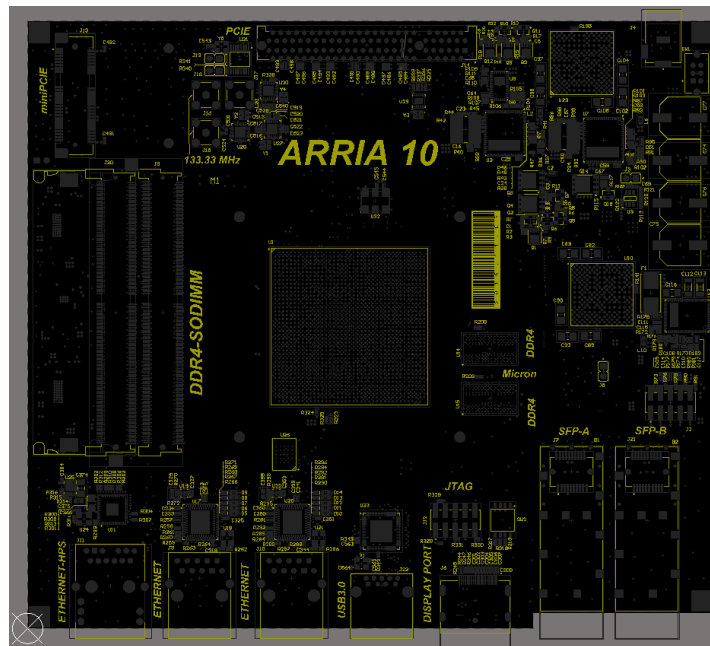


FUNKTIONEN UND VORTEILE

- Erstellen Sie visuell die Lagenaufbauten für Ihre Starr-Flex Leiterplatten, damit die Aufbauten sicher zusammenpassen
- PCB-Layout ohne Unsicherheiten – mit dem an Vorgaben orientierten Design
- Sparen Sie an Herstellungskosten durch die einfach anzuwendende Nutzenerstellung
- Optimieren Sie das PCB vor dem Routing mit der dynamischen, intelligenten Objektplatzierung



PCB-LAYOUT

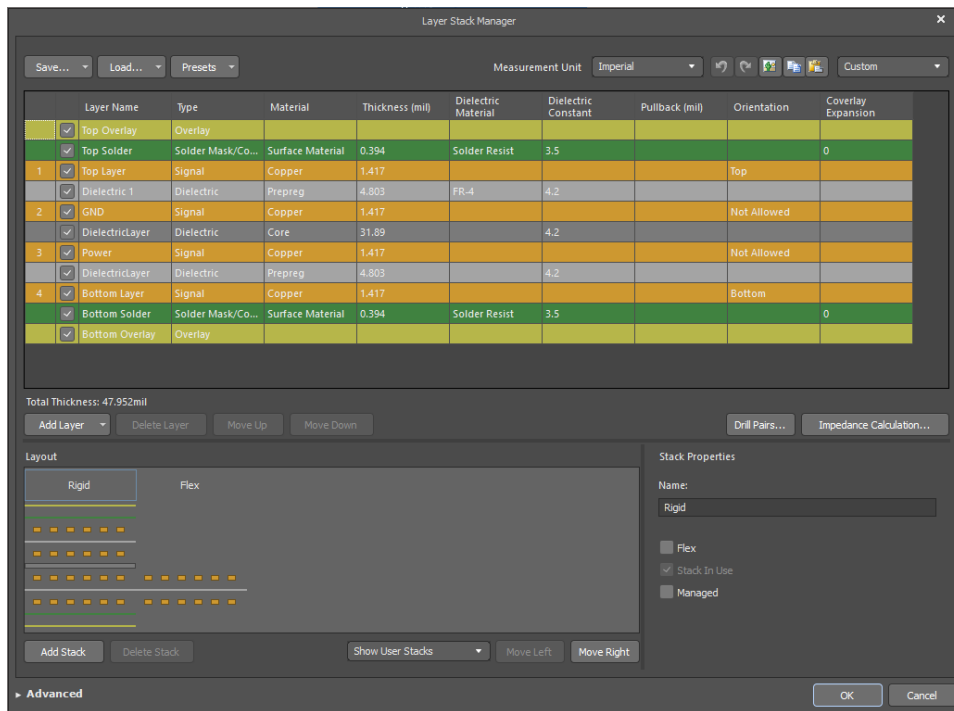
Die Werkzeuge von Altium Designer® für das Leiterplatten-Layout bewältigen die Herausforderungen, mit denen Sie bei der Erstellung des Layouts - auch bei Designs mit hoher Bauteildichte – konfrontiert werden. Die Erstellung Ihrer Leiterplatte und das Organisieren und Platzieren der Bauteile wird dadurch einfach und mühelos, egal ob es sich um ein starres oder flexibles Board handelt. Mit der Fähigkeit zum Platzieren und Verschieben von Bauteilen, die andere Objekte in Ihrem Layout mit verschieben, umgehen oder sich an ihnen ausrichten, sind Ihre Leiterplatten stets bestens für das Routing vorbereitet; dies erfordert nur wenige Klicks und Tastendrücke.

Ohne jegliche Beschränkung hinsichtlich der Leiterplattengröße, der Anzahl der Lagen oder der Komplexität von Durchkontaktierungen haben Sie die Gewissheit, dass Ihre Anforderungen an „High Density Interconnect« (HDI)- oder High-Speed-PCBs jederzeit erfüllt werden. Außerdem werden Störungen der Signalintegrität auf High-Speed-Designs minimiert, weil Sie die vollständige Kontrolle über jede Bohrung haben, mit Bohrlochtoleranzen und Backdrill-Fähigkeit.

Visuelle Verwaltung des Lagenaufbaus

Die Verwaltung des Lagenaufbaus ermöglicht es Ihnen, den Aufbau und spezielle Bereiche auf der Leiterplatte zu definieren. Für flexible Schaltungen und Starr-Flex PCB-Designs können Sie den gesamten Lagenaufbau mit allen starren und flexiblen Abschnitten erstellen, mit allen Biegewinkeln und individuellen Lagendefinitionen. Nutzen Sie 3D-Funktionen, um Lagenaufbauten aus 2 bis 32 Lagen mit Teilmengen des Aufbaus aus Ihrem Haupt-Lagenaufbau zu visualisieren. Jede Lage hat ihre eigene, individuelle Definition mit den entsprechenden Parametern.

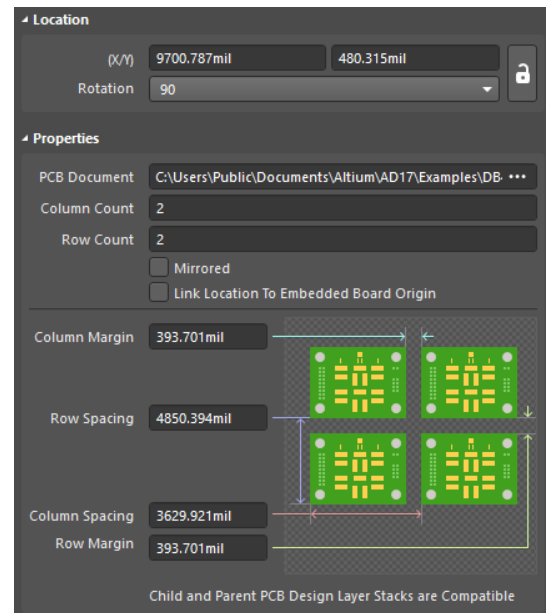
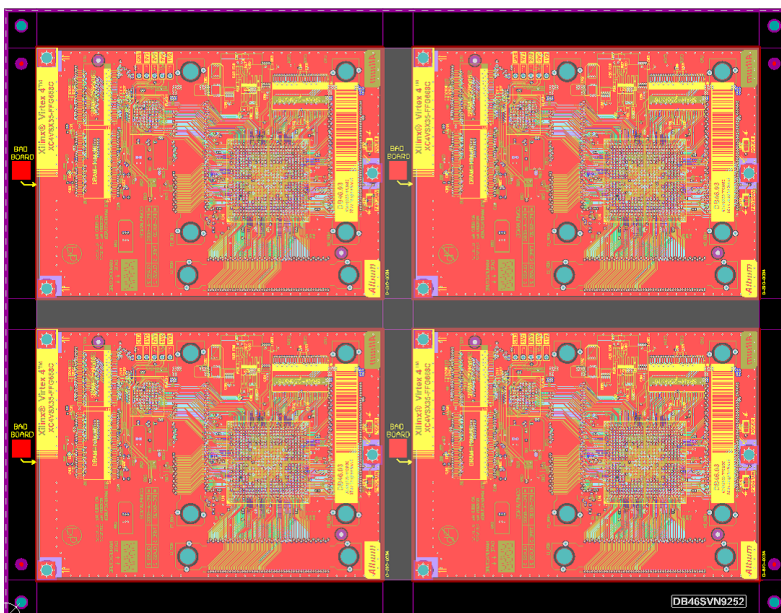
Komplexe Leiterplatten mit mehreren Lagenaufbauten werden nebeneinander definiert, um die Leiterplattenkonstruktion zu erleichtern. Sie definieren und verwalten sämtliche Lagenaufbauten an einer zentralen Stelle, damit das Definieren der Lagenaufbauten vereinfacht wird und Fehler und Missverständnisse hinsichtlich der Lagendetails minimiert werden.



Verwaltung des Lagenaufbaus

Nutzererstellung

Bei der auch als Step- and Repeat-Prozess bezeichneten Nutzererstellung geht es um das Platzieren von zwei oder mehr PCBs auf einem Panel. Dies ermöglicht das Sichern der Leiterplatten während der Herstellung, des Versands und der Bestückung. Da der Preis Ihrer PCBs pro Panel berechnet wird, werden Ihre Kosten direkt davon beeinflusst, wie viele PCBs auf einem Panel hergestellt werden können. Die Funktion zur Nutzererstellung in Altium Designer macht es einfach, ein Panel mit ein und demselben oder unterschiedlicher Leiterplatten-Designs zu definieren. Da die Quell-Leiterplatten miteinander verknüpft und nicht kopiert werden, wird jede Designänderung auf der Quell-Leiterplatte sofort auf das gesamte Panel übertragen.

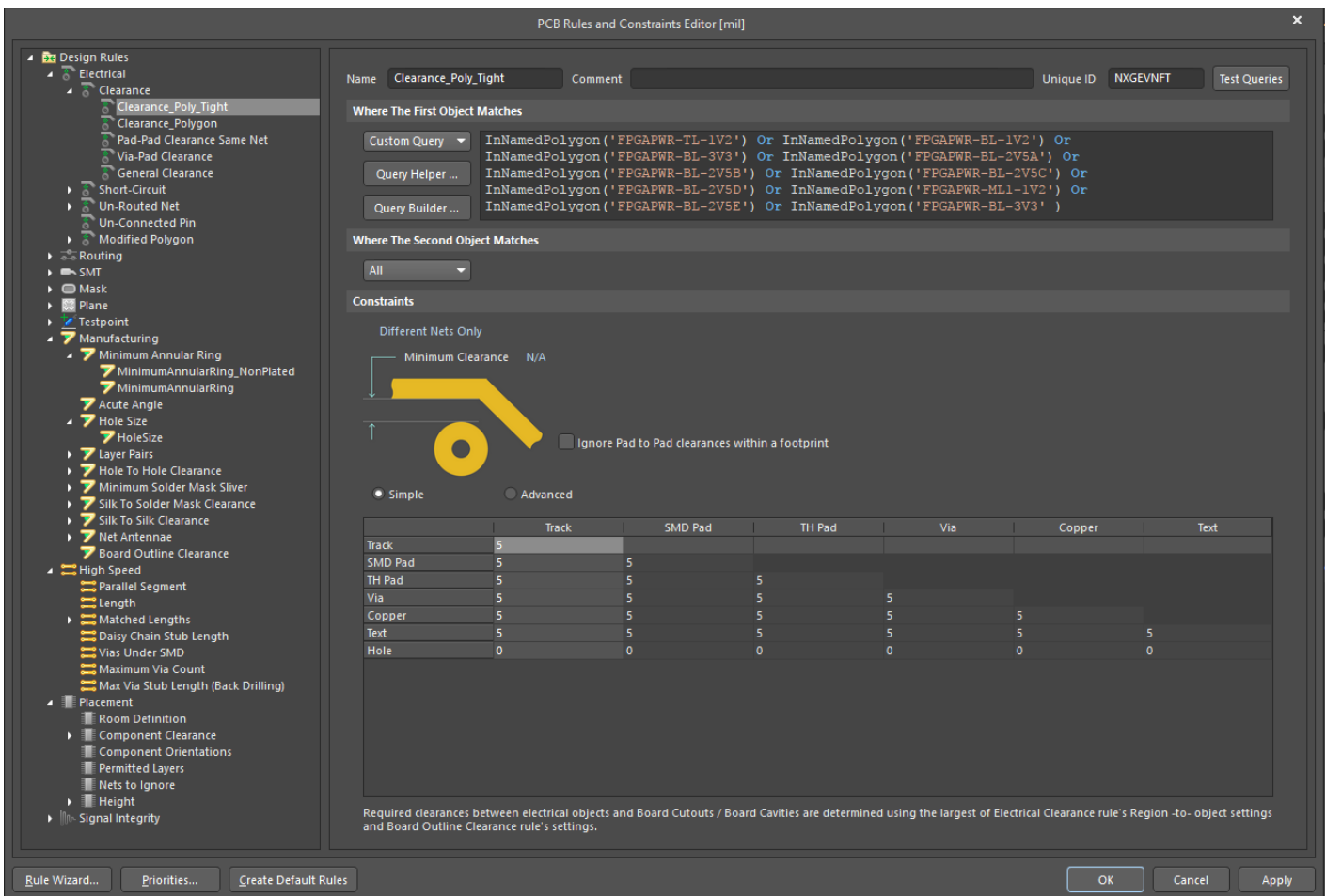


Nutzererstellung

Regelgesteuertes Design

Der PCB-Editor in Altium Designer nutzt Design-Regeln, um die Anforderungen an das Layout zu definieren. Diese Regeln decken kollektiv jeden Aspekt des Designs ab und bilden einen Befehlssatz, dem der PCB-Editor folgt. Sie decken Leiterbahnbreiten, Abstände, Art der Anbindung bei Kupferflächen, Durchkontaktierungen und noch mehr ab. Viele dieser Regeln können mit der Online-Regelprüfung (DRC) in Echtzeit überwacht werden. Design-Regeln in Altium Designer sind keine Attribute der Objekte, sondern werden unabhängig von den Objekten definiert. Dabei hat jede Regel ihren Geltungsbereich, der festlegt, auf welche Objekte sie sich bezieht.

Die Regeln in Altium Designer werden hierarchisch angewendet. Zum Beispiel ist die Regel mit dem höchsten Rang die Abstandsregel, die für die gesamte Leiterplatte gilt. Zusätzlich kann es noch eine Abstandsregel für eine Klasse von Netzen sowie eine weitere für die Pads innerhalb einer Klasse geben. Mit der Priorität und dem Geltungsbereich der Regeln kann der PCB-Editor erkennen, welche Regel für jedes Objekt im Design gilt. Dank dieser Flexibilität können Sie verschiedene Sätze von Design-Regeln mit unterschiedlichen Design-Anforderungen definieren und diese dann in Vorlagen hinterlegen. Wenn Sie sich die Zeit zum Erstellen dieser Vorlagen nehmen, können Sie und Ihre Kollegen effektiv und sicher und in der Gewissheit layouts. Das Regelsystem garantiert, dass Sie sich beim Layout an den vorgegebenen Anforderungen halten.



PCB Rules and Constraints Editor [mil]

Name: Clearance_Poly_Tight Comment: Unique ID: NXGEVNFT Test Queries

Where The First Object Matches

Custom Query: InNamedPolygon('FPGAPWR-TL-1V2') Or InNamedPolygon('FPGAPWR-BL-1V2') Or InNamedPolygon('FPGAPWR-BL-3V3') Or InNamedPolygon('FPGAPWR-BL-2V5A') Or InNamedPolygon('FPGAPWR-BL-2V5B') Or InNamedPolygon('FPGAPWR-BL-2V5C') Or InNamedPolygon('FPGAPWR-BL-2V5D') Or InNamedPolygon('FPGAPWR-ML1-1V2') Or InNamedPolygon('FPGAPWR-BL-2V5E') Or InNamedPolygon('FPGAPWR-BL-3V3')

Where The Second Object Matches

All

Constraints

Different Nets Only

Minimum Clearance: N/A

Ignore Pad to Pad clearances within a footprint

Simple Advanced

	Track	SMD Pad	TH Pad	Via	Copper	Text
Track	5					
SMD Pad	5	5				
TH Pad	5	5	5			
Via	5	5	5	5		
Copper	5	5	5	5	5	
Text	5	5	5	5	5	5
Hole	0	0	0	0	0	0

Required clearances between electrical objects and Board Cutouts / Board Cavities are determined using the largest of Electrical Clearance rule's Region -to- object settings and Board Outline Clearance rule's settings.

Buttons: Rule Wizard..., Priorities..., Create Default Rules, OK, Cancel, Apply

Design-Regelprüfung

Verwaltung von Kupferflächen

Polygonale Kupferflächen werden verwendet, um durchgehende oder schraffierte (Gitter-)Bereiche auf einer PCB-Lage zu erstellen. Dies geschieht entweder mit Region-Objekten oder einer Kombination aus Leiterbahn- und Bogen-Objekten. Sie werden häufig verwendet, um Versorgungs- und Signalfächen zur Anbindung von Bauteilen zu erstellen, und lassen sich ebenso für eine bessere Wärmeableitung nutzen. Üblicherweise verwenden PCB-Designer gefüllte Kupferflächen, um Bereiche ohne Leiterbahnen und Pads mit Kupfer zu füllen.

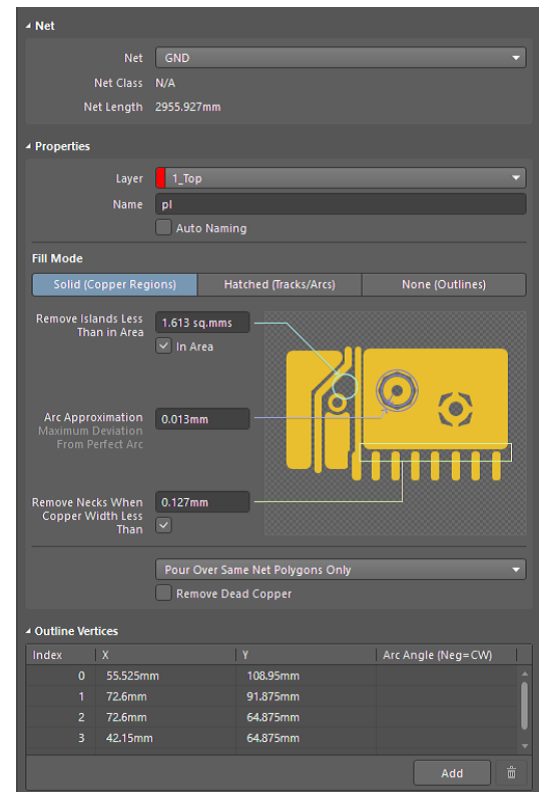
In Altium Designer lassen sich Kupferbereiche mit drei verschiedenen Design-Objekten definieren: Fills, Solid Regions und Polygon Pours. Sie können ein Polygon interaktiv platzieren oder es aus bestehenden Leiterbahn- und Bogen-Objekten, die eine geschlossene Form ergeben, erstellen. Der Vorteil eines Polygon Pours liegt darin, dass gemäß den Design-Regeln automatisch Abstände zu Kupferobjekten eingehalten werden, die zu einem anderen Netz gehören. Darüber hinaus kann es unregelmäßig geformte Flächen einer Leiterplatte füllen, da die Füllung automatisch um die bestehenden Objekte herum erfolgt. Es werden dabei nur Verbindungen zu Objekten hergestellt, die zum selben Signal gehören wie die Polygonfläche.

Präzise Objektplatzierung

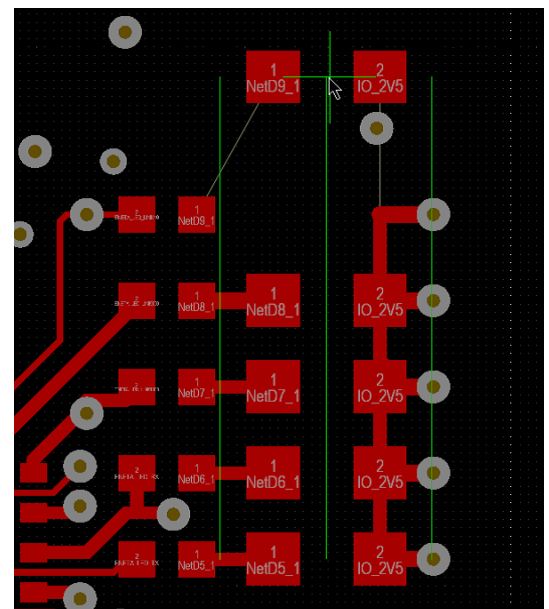
Beim Entwurf einer Leiterplatte benötigen Sie eine Vielzahl an Objekten. Die meisten Objekte, die in einem PCB-Dokument platziert werden, definieren Kupfer auf einer bestimmten Lage. Altium Designer ermöglicht Ihnen die Kontrolle über zwei Arten von Objekten, mit denen Sie arbeiten können: Primitive Objects (Basisobjekte) und Group Objects (Gruppenobjekte). Basisobjekte sind die grundlegendsten Elemente wie etwa Leiterbahnen, Pads, Durchkontaktierungen, Kreisbögen und Text. Alles, was aus Basisobjekten zusammengesetzt und als Design-Objekt gekennzeichnet ist, ist ein Gruppenobjekt. Beispiele für Gruppenobjekte sind Bauteile, Bemaßungen, Koordinaten und Polygonflächen.

In Altium Designer ist das Platzieren von Objekten einfach und immer gleich, unabhängig davon, welches Objekt platziert wird. Wählen Sie einfach ein Objekt aus und legen Sie die Stelle, an der es platziert werden soll, mit einem rechten Mausklick (oder <Esc>) fest. Altium Designer optimiert dank seiner intelligenten Möglichkeiten auch das Platzieren von Bauteilen. Es vereinfacht das mühevoll Ausrichten von Objekten, indem sie schon während des Platzierungsvorgangs dynamisch ausgerichtet werden. Klare grüne Markierungslinien zeigen an, wenn das Bauteil entweder an benachbarten Bauteilen oder an den Pads benachbarter Bauteile ausgerichtet ist. Designer haben mehrere Modi zur Auswahl, um zu gewährleisten, dass der Platzierungsvorgang effizient verläuft: Hindernisse ignorieren, Hindernisse verschieben und Hindernisse umgehen.

Altium Designer unterstützt auch Räume, Sperrflächen und Polygonbereiche, um Sie beim Layouten zu unterstützen. Räume sind Bereiche, die bei der Bauteilplatzierung helfen, indem sie in den festgelegten Flächen gruppiert werden. Sperrflächen dagegen dienen als Hindernisse, die es nicht zulassen, dass darin Kupferobjekte platziert werden können. Kupferobjekte halten dabei die allgemeine Abstandsregel zur Sperrfläche ein. Polygone schließlich fungieren auf der Leiterplatte als Bereiche, die mit Kupfer gefüllt werden. Dabei ist die Reihenfolge bei überlappenden Kupferbereichen einstellbar.



Parameter von Polygonen



Parameter von Polygonen