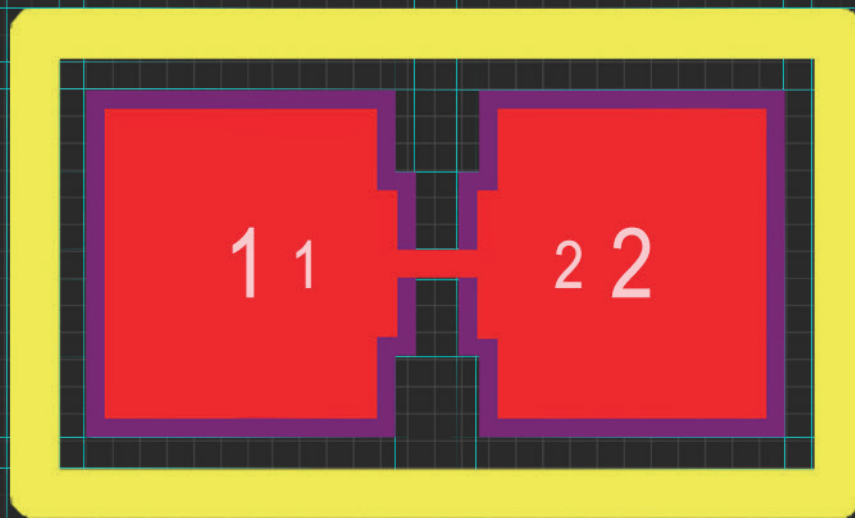


Altium[®]

Utiliser les Net Ties pour répondre aux exigences de conception des PCB



Chris Carlson

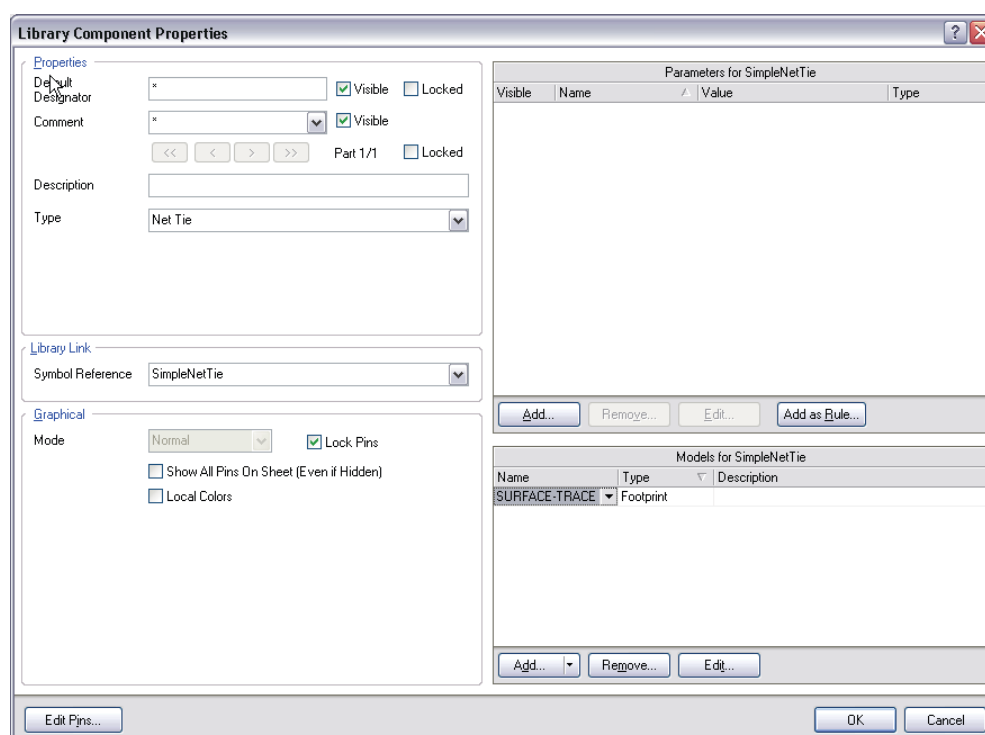
Field Application Engineer

UTILISER LES NET TIES POUR RÉPONDRE AUX EXIGENCES DE CONCEPTION DES PCB

Un « Net Tie » est un type de composant qui permet aux ingénieurs et aux concepteurs de circuits imprimés de disposer d'une plus grande liberté lors de la conception et les aide ainsi à contourner les difficultés auxquelles ils peuvent être confrontés. Ce document présente les avantages que vous retirerez à utiliser les Net Ties dans Altium Designer® afin de regrouper plusieurs signaux (courts-circuits) pour former un signal unique, à un emplacement spécifique du circuit imprimé.

QU'EST-CE QU'UN NET TIE ET À QUOI CELA SERT-IL ?

Définir un composant de type Net Tie est un processus simple : il suffit de le spécifier dans le champ Type de la boîte de dialogue **Component Properties** (Propriétés des composants).



Il existe deux types de Net Ties, le **Net Tie** et le **Net Tie (In BOM)**. Ces deux options vous seront proposées dans le menu déroulant **Type** de la boîte de dialogue **Component Properties (Propriétés des composants)**. Si vous choisissez d'utiliser le type Net Tie, le symbole de schéma du composant sera associé à un type d'empreinte spécifique, contenant les éléments en cuivre connectant (court-circuitant) les pastilles. La connectivité des signaux entre les broches des symboles du schéma et les pastilles des empreintes du circuit imprimé est établie de la manière habituelle. Toutefois, aucun élément correspondant à ce composant n'apparaîtra dans la nomenclature (BOM). À l'inverse, l'option Net Tie (In BOM) permet de faire figurer ces matériaux dans la nomenclature. Ce document aborde les deux types de Net Ties.

La forme la plus simple de Net Tie consiste en un composant à deux broches associé à une empreinte à deux pastilles, dont les pastilles sont connectées au moyen d'éléments en cuivre.

Comme pour tout autre type de symbole de schéma, l'affichage des désignateurs des broches des symboles ainsi que des noms est facultatif, le positionnement des fils sur le schéma détermine la connectivité des signaux et une connectivité « broche vers pastille » est établie entre le schéma et le circuit imprimé. La représentation d'un composant de type Net Tie est arbitraire, voire, dans certains cas, inutile. En effet, un composant Net Tie à deux broches peut ainsi être représenté sous la forme d'un fil sur la feuille de schéma (ce qui le rend totalement imperceptible).

UTILISER LES NET TIES POUR RÉPONDRE AUX EXIGENCES DE CONCEPTION DES PCB

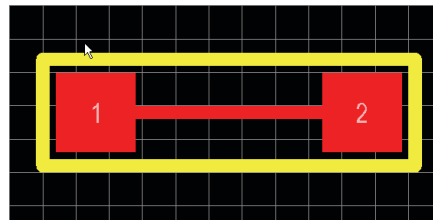
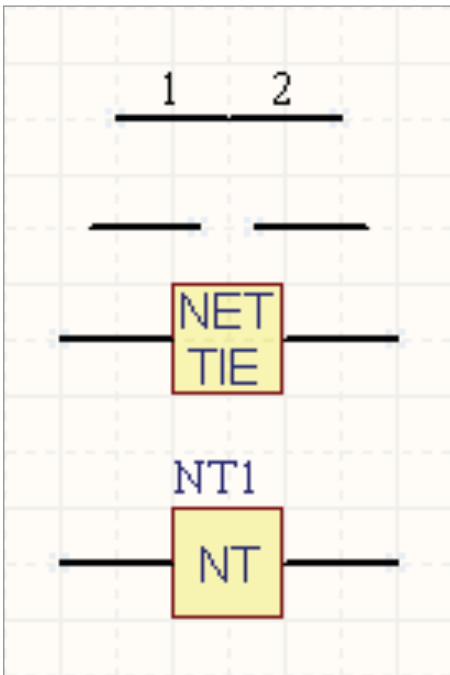


Figure 2 (TOUT À GAUCHE) : exemples de symboles de schéma d'un Net Tie à deux broches.

Figure 3 (EN HAUT) : une empreinte Net Tie pouvant être utilisée pour court-circuiter deux polygones associés à des noms de signaux distincts.

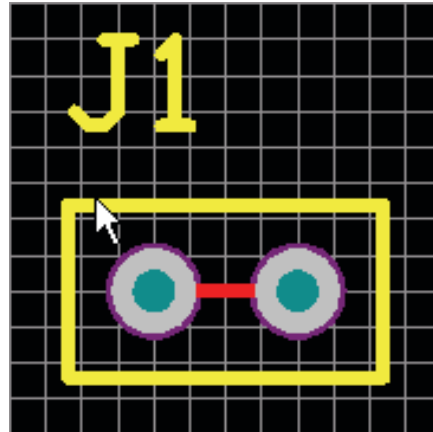
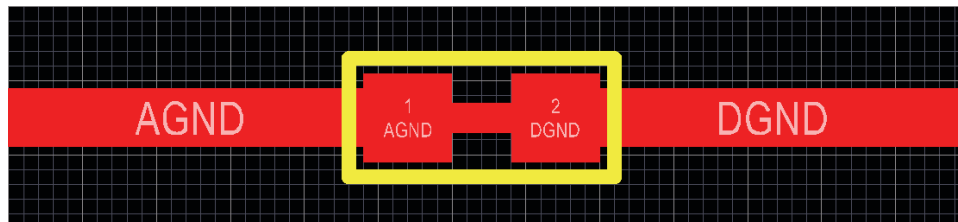


Figure 4 (EN BAS) : Net Tie (In BOM) utilisé pour désigner un connecteur embase à deux broches, dont les broches sont initialement court-circuitées. Ce composant portera alors la désignation du connecteur embase dans la nomenclature. Le cuivre de court-circuit peut être retiré à une date ultérieure afin de permettre l'application d'un jumper de court-circuit, le cas échéant.

Lors du routage des pastilles de l'empreinte d'un Net Tie, la vérification des règles de conception (Design Rule Checking, DRC) autorise le routage des signaux associés à chaque pastille avec d'autres éléments en cuivre liés à ces mêmes signaux, sans qu'une violation ne soit signalée. Ainsi, l'élément en cuivre de connexion (court-circuit) de l'empreinte peut relier ces deux signaux distincts.



Si les deux extrémités de piste des différents signaux se court-circuitent au niveau de l'empreinte, la DRC signalera une violation, car le court-circuit généré entre les deux signaux distincts ne respectera pas les contraintes associées à l'empreinte Net Tie.



UTILISER LES NET TIES POUR RÉPONDRE AUX EXIGENCES DE CONCEPTION DES PCB

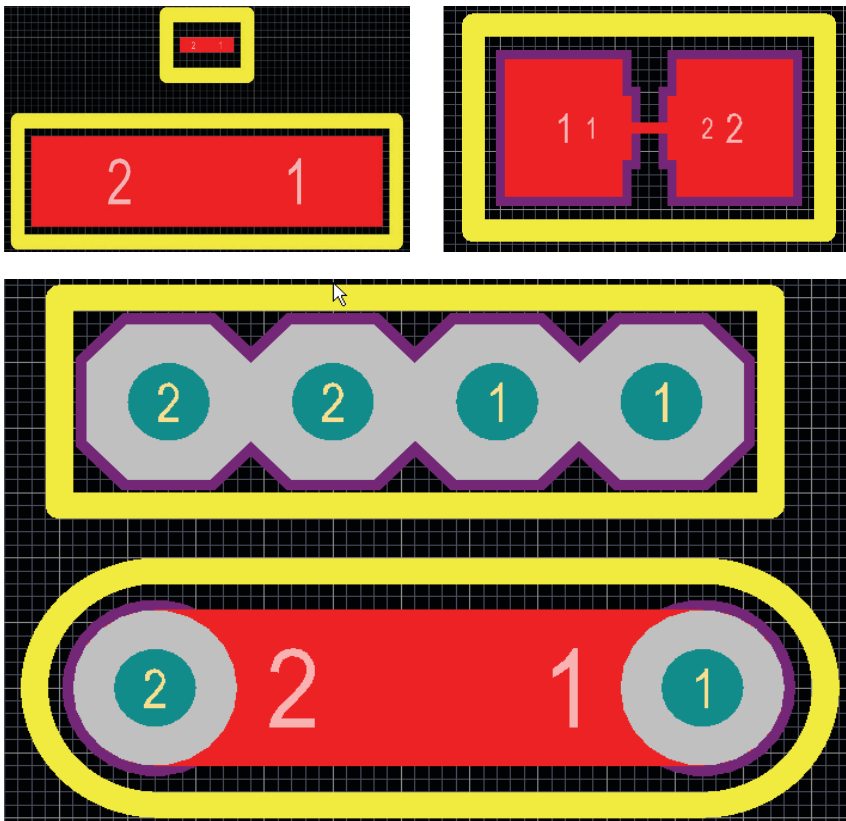


Figure 5 (EN HAUT, À GAUCHE) : des Net Ties peuvent être définis afin de permettre le routage de deux signaux distincts, avec différentes largeurs de piste.

Figure 6 (EN HAUT, À DROITE) : des composants Net Tie peuvent être créés pour permettre le routage de plusieurs couches de routage grâce à l'intégration de pastilles traversantes (multi-couches).

Figure 7 (À GAUCHE) : des empreintes Net Tie peuvent être créées pour permettre d'établir un court-circuit entre plusieurs signaux. Le cuivre de court-circuit peut ensuite être retiré afin que les composants puissent être placés entre les signaux. Dans cet exemple, une empreinte 0805 et une empreinte 0602 sont placées l'une au-dessus de l'autre et séparées par un élément en cuivre de court-circuit. Le concepteur aura ainsi la possibilité de placer des composants ultérieurement. Ici, le court-circuit peut être remplacé par une résistance ou un inducteur monté en surface.

Les composants de type Net Tie permettent d'établir une connexion entre deux signaux distincts, et ce uniquement à l'emplacement de l'empreinte Net Tie sur le circuit imprimé. Si le court-circuit entre ces deux signaux se produit à un autre emplacement, la DRC signalera une violation.

Les inducteurs planaires posent un défi particulier. Lorsque les différents enroulements de l'inducteur sont directement placés sur le circuit imprimé, chacun est alors composé de pistes de routage qui forment les bobines de l'inducteur. Chaque bobine est constituée d'une piste de cuivre continue, avec des signaux distincts à chaque extrémité de l'enroulement. La piste d'enroulement de l'inducteur introduit généralement un court-circuit entre chacun des signaux, aux extrémités de l'enroulement, ce qui entraîne une violation des règles de conception.

Vous pouvez utiliser Altium Designer pour placer un composant Net Tie en série avec les enroulements de l'inducteur. Cette approche permet de connecter différents signaux, l'un représentant l'enroulement et l'une des faces du circuit électrique, et l'autre incarnant la seconde connexion électrique.

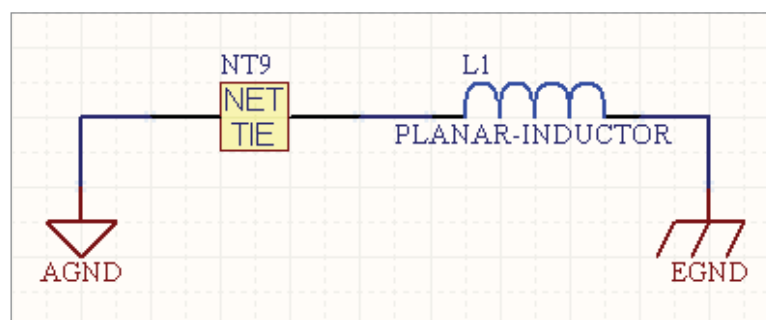
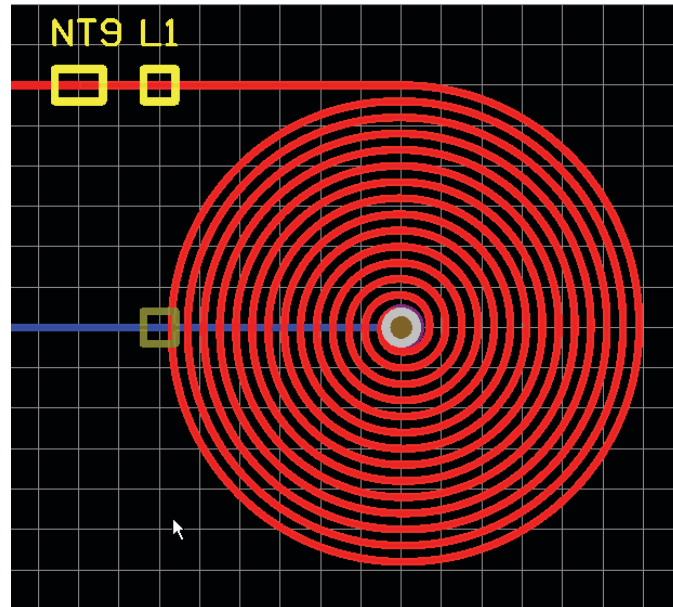


Figure 8 : un circuit créant un pont entre deux signaux de masse distincts avec un enroulement d'inducteur plan. Le composant Net Tie permet de relier AGND au signal EGND, qui subsiste dans l'enroulement plan.

UTILISER LES NET TIES POUR RÉPONDRE AUX EXIGENCES DE CONCEPTION DES PCB

Dans cet exemple, les désignateurs de référence et de sérigraphie sont affichés afin d'illustrer le placement des composants. Ces éléments peuvent toutefois être ôtés de la conception réelle afin de limiter l'encombrement et d'éviter toute confusion en présence d'une conception à haute densité.



Ici, les signaux NT5, NT6, NT7, NT8 et NT 11 ont été placés dans une classe de composant intitulée NetTieDirect.

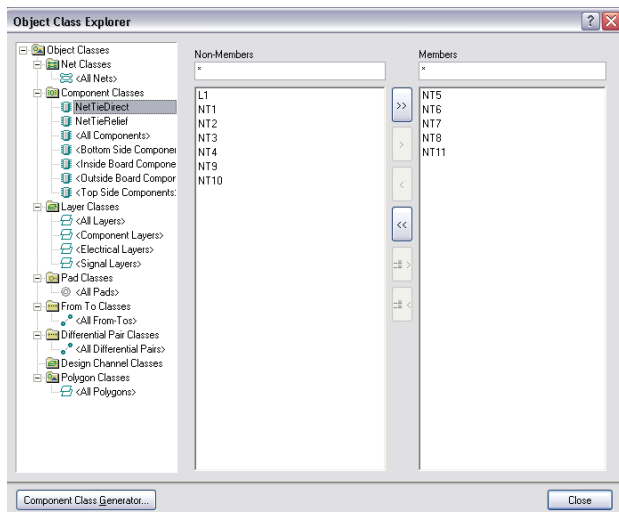


Figure 9 : des composants Net Tie peuvent être utilisés afin de connecter des polygones associés à différents signaux, et permettre ainsi d'établir un court-circuit à un emplacement unique. Les autres courts-circuits existant entre ces deux signaux seront considérés comme des violations lors de la vérification des règles de conception.

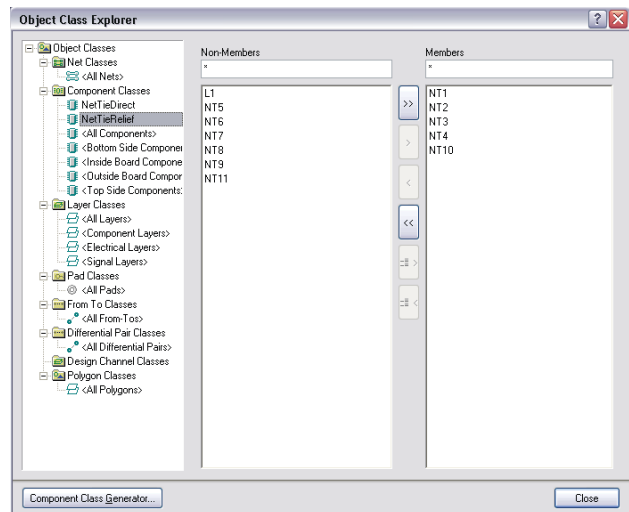


Figure 10 : dans l'exemple ci-dessus, plusieurs composants Net Tie ont été placés sur un circuit imprimé afin d'illustrer la façon dont les règles de conception peuvent permettre de spécifier le style de connexion des polygones, et d'obtenir ainsi le résultat souhaité.

UTILISER LES NET TIES POUR RÉPONDRE AUX EXIGENCES DE CONCEPTION DES PCB

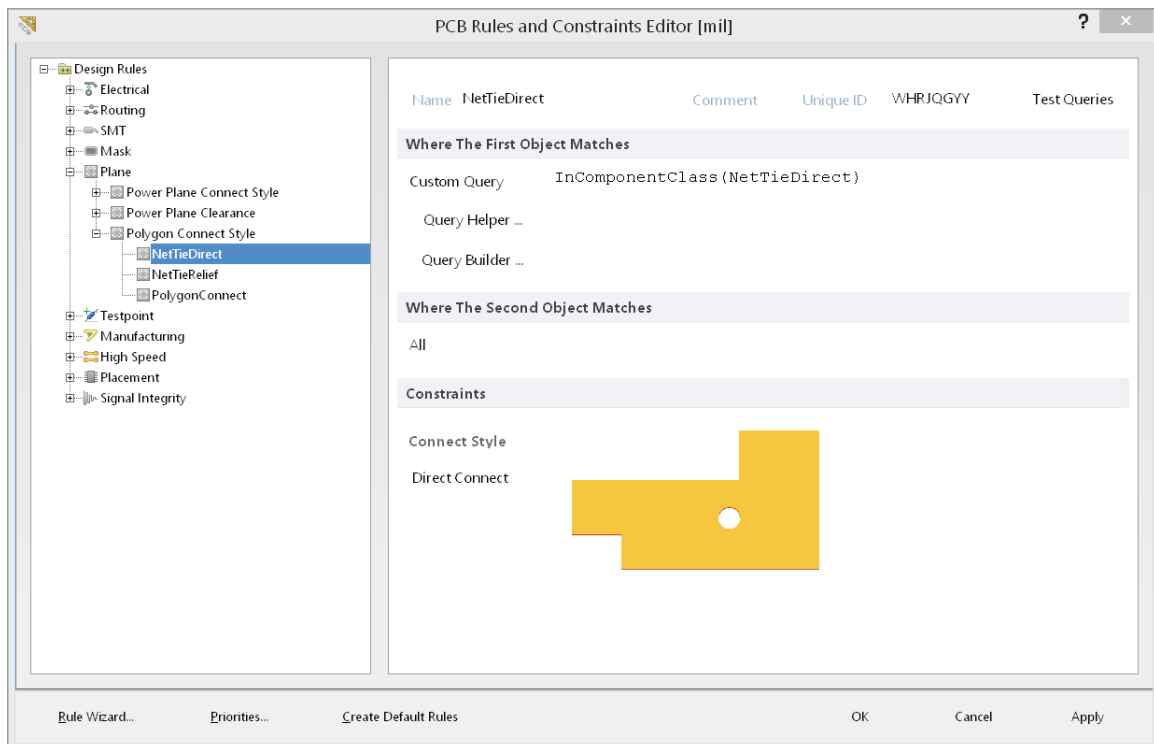
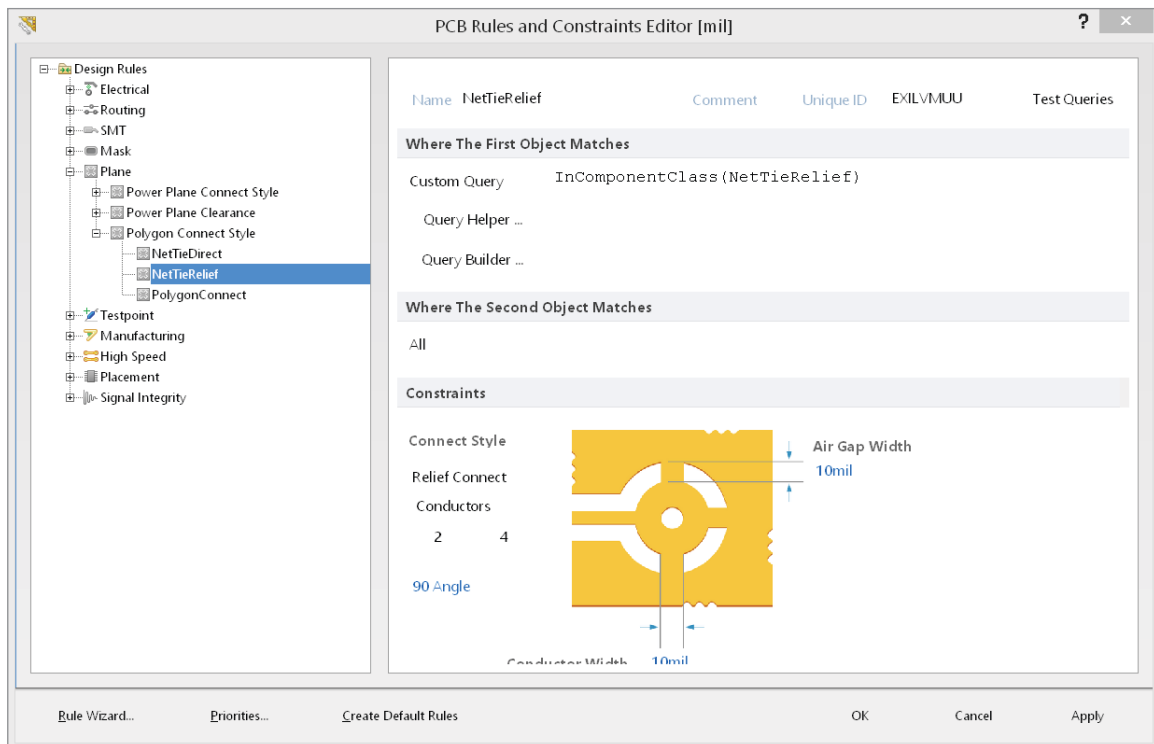


Figure 11 : deux règles de style de connexion pour les polygones ont été créées pour les exemples NetTieDirect et NetTieRelief. Elles s'appliquent respectivement aux classes de composant NetTieDirect et NetTieRelief.

UTILISER LES NET TIES POUR RÉPONDRE AUX EXIGENCES DE CONCEPTION DES PCB

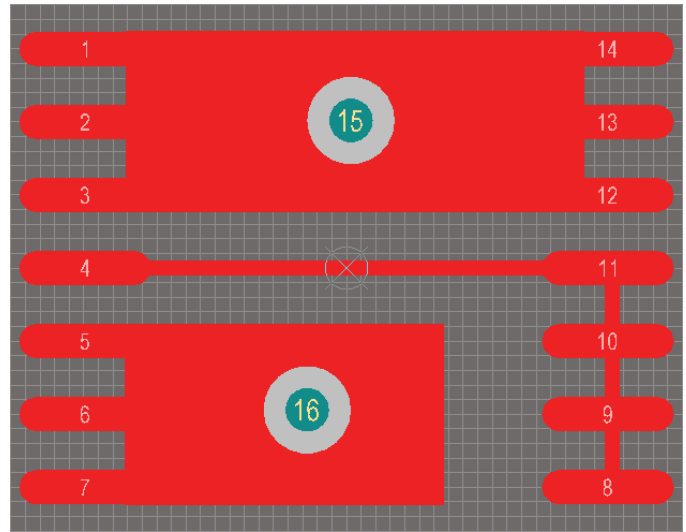
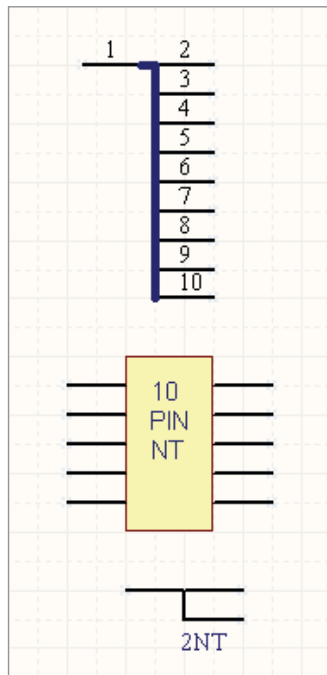
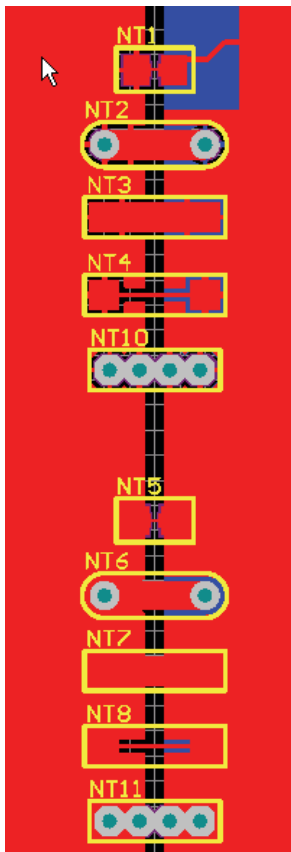


Figure 12 (À GAUCHE) : dans la partie supérieure du circuit imprimé, les Net Ties sont connectés aux polygones conformément à la règle de connexion Relief (Dissipateur). Remarquez que NT1 possède une connexion de polygones, à gauche, et que la DRC autorise le routage de la pastille droite vers le polygone.

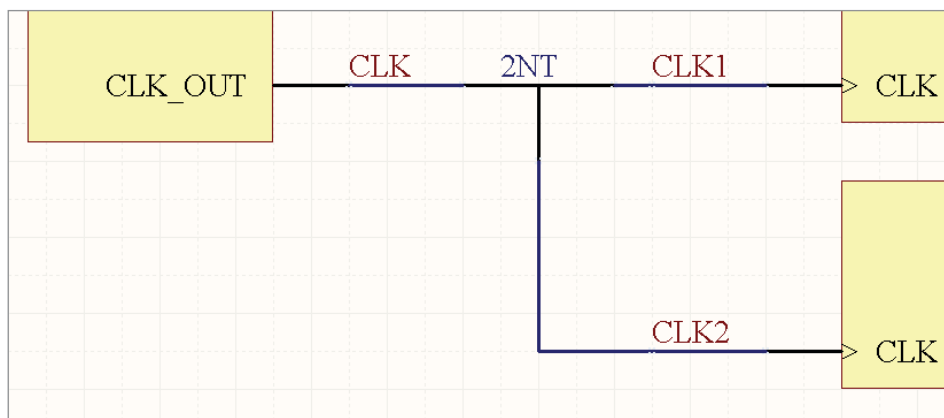
Figure 13 (AU CENTRE) : exemples de symboles de schéma d'un Net Tie à broches multiples.

Figure 14 (À DROITE) : illustration extrême des possibilités offertes par les empreintes Net Tie.

La partie inférieure du circuit imprimé respecte le même style de connexion directe. Remarquez que le polygone est en retrait par rapport à l'élément en cuivre de connexion (court-circuit), conformément aux règles d'espacement.

Les Net Ties peuvent être associés à un nombre illimité de broches et de pastilles assurant la connexion électrique d'une infinité de signaux.

Le réglage des longueurs de signaux présente un défi intéressant lorsque le chemin de signal des signaux à durée critique doit arriver à l'extrémité de charge de la connexion de façon simultanée, avec une marge raisonnable. Dans l'exemple ci-dessous, le signal d'horloge est généré et routé vers deux packages CI distincts. Il est essentiel que le chemin de signal de ce signal à haute vitesse respecte cette même longueur, avec une marge de tolérance raisonnable.



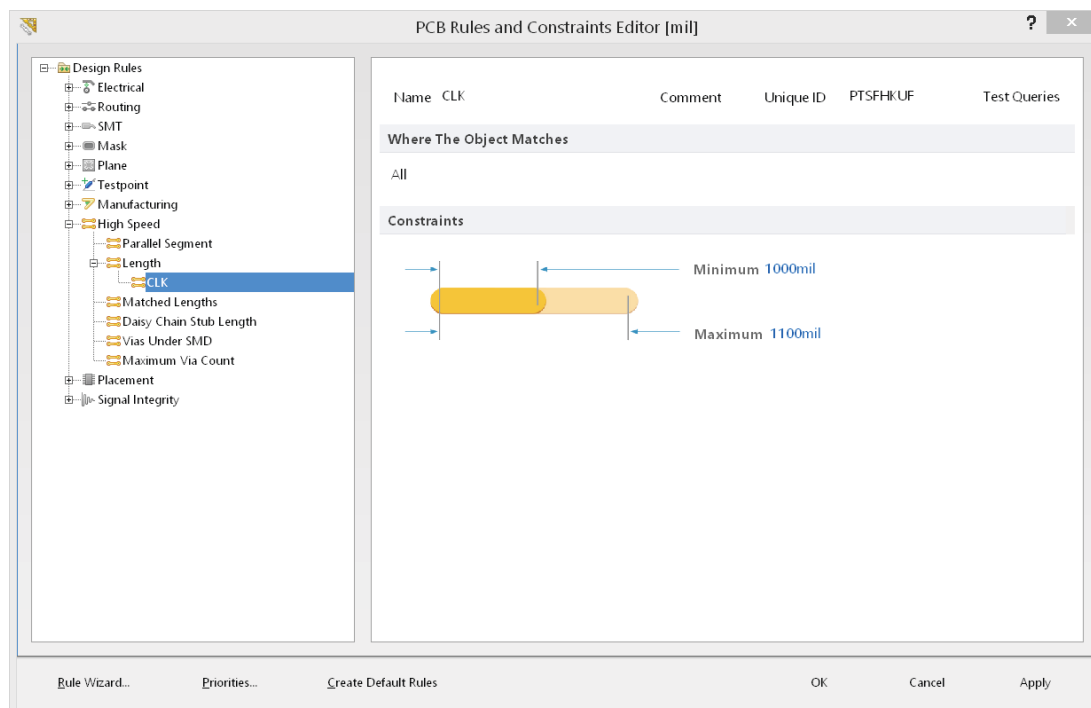
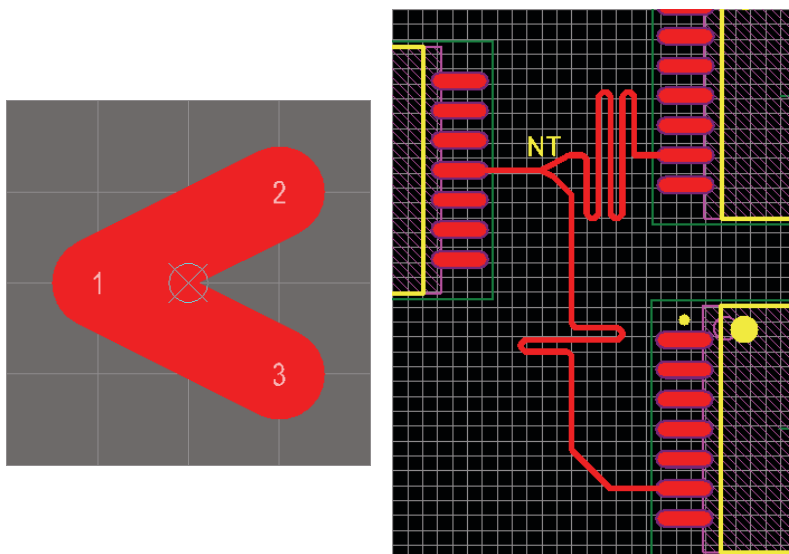
UTILISER LES NET TIES POUR RÉPONDRE AUX EXIGENCES DE CONCEPTION DES PCB

L'utilisation d'un Net Tie à signaux multiples permet au signal d'être divisé en plusieurs signaux afin d'en ajuster la longueur.

L'empreinte associée permet à ce même signal de parcourir plusieurs chemins de signal (ci-dessous, à gauche).

Les signaux CK1 et CK2 sont associés à une classe de signal intitulée CLK, puis une règle de longueur est créée pour cette classe (ci-dessous, à droite).

Une fois les signaux CK1 et CK2 routés, leur longueur peut être ajustée conformément à la règle de longueur qui spécifie la longueur totale ainsi que la marge de tolérance (image du bas).



CONCLUSION :

Le Net Type est un type de composant unique qui permet aux ingénieurs et concepteurs de circuits imprimés de court-circuiter différents signaux en toute liberté. Réaliser les étapes détaillées ci-dessus dans Altium Designer peut vous aider à optimiser la gestion des contraintes imposées par vos circuits imprimés.