

Altium[®]

Comprobación de errores para evitar desastres



ERROR



Abe Kealaiki

Applications Engineer

COMPROBACIÓN DE ERRORES PARA EVITAR DESASTRES

El diseño de PCB se está haciendo cada vez más complejo, a medida que aumentan las reglas relativas a los requisitos y configuraciones eléctricas. El Editor de PCB de Altium Designer® dispone de varios métodos que nos permiten verificar que estamos siguiendo estos requerimientos, lo que es muy importante, pues, si nos los saltamos, corremos el riesgo de crear errores. Este documento destaca las herramientas clave que te ayudarán a llevar un registro en tiempo real de las violaciones y a identificar dónde se están produciendo.

REGLAS DE DISEÑO

Las reglas de diseño conforman un set de instrucciones que el editor de PCB debe seguir. Cada regla representa uno de los requerimientos de tu diseño y muchas de ellas, (por ejemplo, Las reglas de clearance y de ancho de pista se pueden monitorizar a medida que se trabaja, mediante el online Design Rule Checking o online DRC (Herramienta de verificación de reglas de diseño online). Algunas reglas se supervisan cuando se emplean funciones adicionales del software, como, por ejemplo, las reglas de enrutamiento cuando utilizamos el "autorouter" de Situs® para un diseño; o bien, las reglas de Signal Integrity, utilizadas por el analizador de integridad de la señal cuando se lleva a cabo un análisis detallado de integridad de la señal de un diseño.

VERIFICACIÓN DE LAS REGLAS DE DISEÑO ONLINE (DRC)

El DRC es conocido por ser una potente funcionalidad automatizada que comprueba la integridad lógica y física de un diseño, basándose en las reglas establecidas en las reglas de diseño. Altium Designer da un paso más allá, con un DRC que funciona online, que tiene la ventaja de comprobar, en tiempo real, y mientras estás trabajando en el entorno del PCB, si tu trabajo se ajusta a estas reglas.

Y esto es muy práctico, pues te ahorra horas de trabajo. Sin un análisis en tiempo real, puedes llegar a enrutar una placa de alta velocidad de 18 capas y descubrir, cuando ya la tienes casi lista, que has utilizado un grosor incorrecto para las pistas de las capas internas.

Puedes activar y administrar el DRC en línea desde tus preferencias de DXP, yendo a **DXP»Preferences»PCB Editor» General**. Y es conveniente que administres y te familiarices con la vista de las infracciones DRC (DRC Violations Display), desde **DXP»Preferences» PCB Editor» DRC Violations Display**.

Los ejemplos predeterminados que se muestran en la Figura 1 pueden servir para identificar rápidamente el origen de la violación que se está mostrando:

Algunos ejemplos de violaciones gráficas incluyen creación de antenas al enrutar, cortocircuitos, definición de rooms, pares de capas y vías con reglas SMD que no tienen un valor asignado; se trata simplemente de fallos en la configuración del diseño, que necesitan ser revisados. Muchos de ellos están activados en Altium Designer pero se gestionan en la sección de las reglas de diseño.

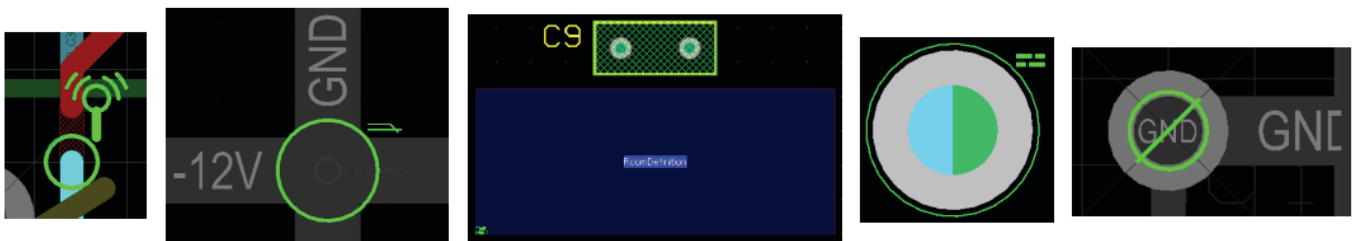


Figura 1. Las indicaciones gráficas de las violaciones se producen cuando se incumplen los valores de restricción no definibles.

COMPROBACIÓN DE ERRORES PARA EVITAR DESASTRES

La figura 2 muestra un ejemplo en el que no se está cumpliendo un valor de restricción definido. Cuando esto ocurre, es útil saber cuál es el valor no se cumple e identificar, así, qué regla se está violando.

Si, mientras el DRC en línea está activo, realizas una tarea que crea una violación, los marcadores de error se activarán para resaltar su origen, un "offending primitive". En la Figura 3 podemos ver un ejemplo de este marcador de error. Puedes gestionarlo en **DXP»Preferences» PCB Editor» DRC Violations Display**.

MÉTODOS UTILIZADOS PARA RESOLVER ERRORES

Pueden ocurrir errores que no son tan visibles como los descritos anteriormente. Y a veces, incluso cuando son visibles, es difícil identificar la causa del error. Los siguientes métodos pueden ayudarte a interpretar mejor los casos en los que Altium Designer te notifica de un error.

DRC

El procedimiento estándar para verificar un diseño consiste en ejecutar un DRC, yendo a **Tools»Design Rule Checking** y, a continuación, hacer clic en "Run Design Rule Checking" (Verificación de las reglas de diseño). La ejecución del informe DRC (Figura 4) genera un par de resultados.

Esto creará un informe HTML que está vinculado al PCB y contiene enlaces directos a la infracción. Además, los errores se notifican en el panel "Messages", que se abre automáticamente. Desde el panel "Messages", (Figura 5), puedes hacer doble clic sobre una infracción para desplazarse directamente a ella en el PCB y hacer zoom para revisar el error con más detalle.

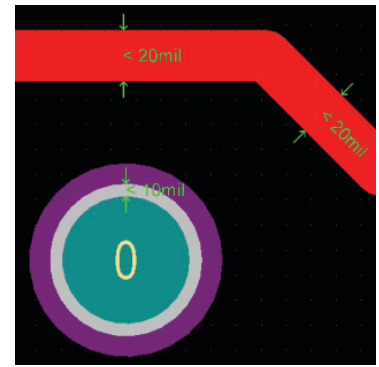


Figura 2: Como se puede observar en la figura anterior, hay indicios de que el ancho esperado no cumple con la regla de diseño y, por tanto, se muestra una violación. El ancho de la pista y de la paste mask no se ajustan a la regla de ancho mínimo.

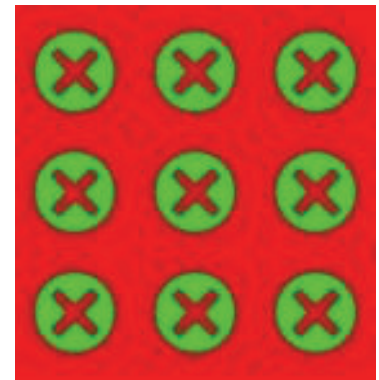


Figura 3

Design Rule Verification Report	
Date:	6/1/2016
Time:	12:14:28 PM
Elapsed Time:	00:00:03
Filename:	C:\Users\Public\Documents\Altium\AD16.1\Examples\Bluetooth Sentinel\Bluetooth_Sentinel.PcbDoc
Warnings:	0
Rule Violations:	0
Summary	
Warnings	Count
	Total 0
Rule Violations	
	Count
Net Antennae (Tolerance=30mm) (All)	0
Silk to Silk (Clearance=0mm) (All)(All)	0
Silk To Solder Mask (Clearance=0.1mm) (IsPad)(All)	0
Minimum Solder Mask Sliver (Gap=0.1mm) (All)(All)	0
Hole To Hole Clearance (Gap=0.1mm) (All)(All)	0
Hole Size Constraint (Min=0.025mm) (Max=2.54mm) (All)	0
Height Constraint (Min=0mm) (Max=25.4mm) (Preferred=12.7mm) (All)	0
Component Clearance Constraint (Horizontal Gap = 0.2mm, Vertical Gap = 0.2mm) (All)(All)	0
Width Constraint (Min=0.1mm) (Max=0.5mm) (Preferred=0.1mm) (All)	0
Power Plane Connect Rule(Relief Connect) (Expansion=0.508mm) (Conductor Width=0.254mm) (Air Gap=0.254mm) (Entries=4) (All)	0
Clearance Constraint (Gap=0.1mm) (All)(All)	0
Un-Routed Net Constraint (All)	0

Figura 4: Informe "Design Rule Checking" (DRC)

COMPROBACIÓN DE ERRORES PARA EVITAR DESASTRES

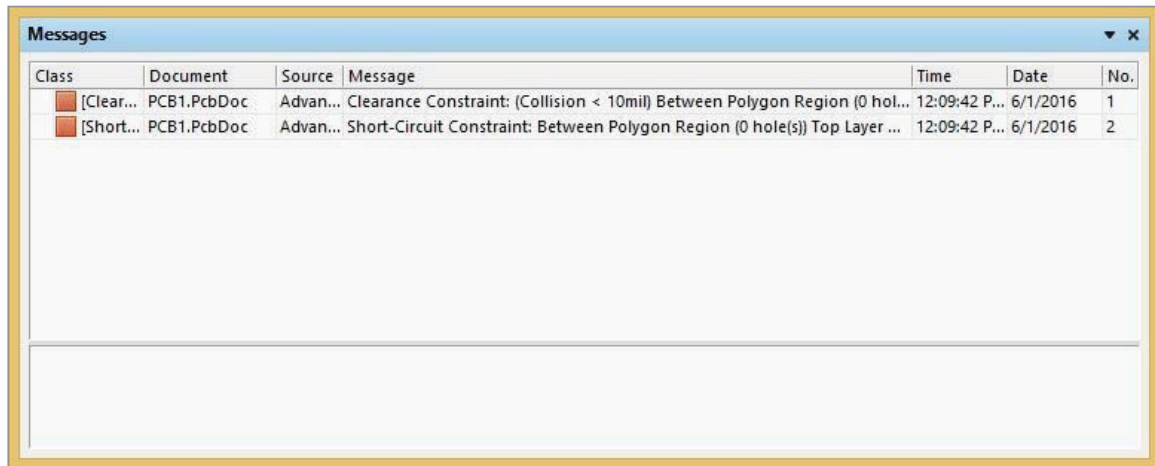


Figura 5: Panel "Messages"

Pantalla "Heads-Up Display"

La pantalla "**Heads-Up Display**" (HUD), visible en la Figura 6, se muestra de forma predeterminada y ofrece detalles sobre las violaciones con sólo pasar el cursor del ratón por encima de ellas. Esta pantalla informa de la regla que se incumple, el objeto u objetos implicados en la violación y la capa en la que sucede la violación.

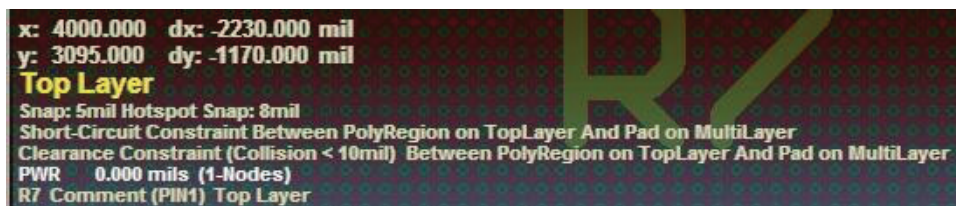


Figura 6

Panel de información sobre la placa (Board Insight Panel) (Mayúsculas + V)

Otro cosa que puedes hacer, al pasar tu ratón sobre la violación, es presionar las **teclas de acceso directo "Mayúsculas" y "V"**, lo cual cargará el panel "**Board Insight**", que te mostrará la violación (Figura 7). La ventaja de cargar este panel es que el usuario puede seleccionar los objetos y ver las propiedades de los mismos. Basta con seleccionarlo y hacer zoom sobre el mismo para observar más de cerca la violación.

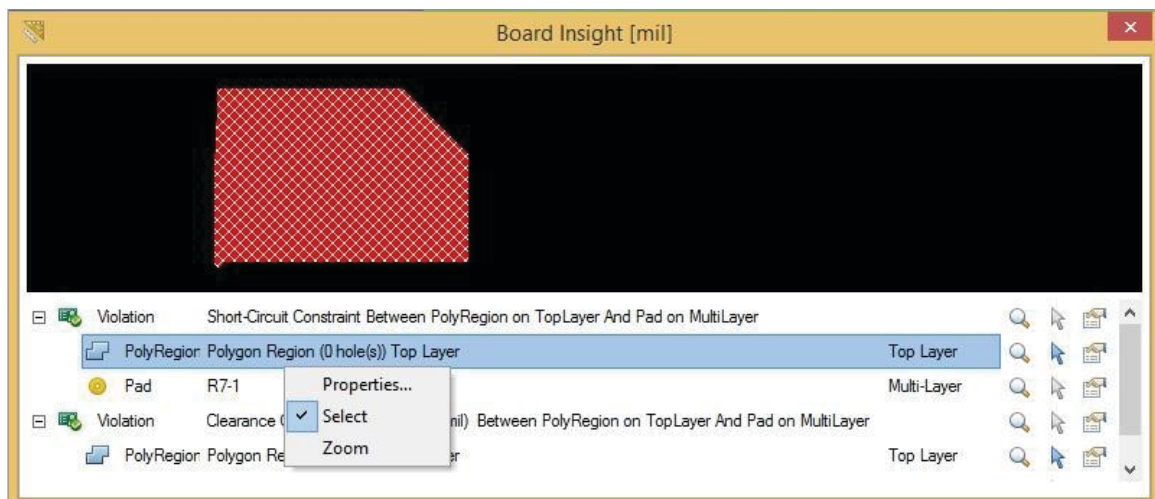


Figura 7

COMPROBACIÓN DE ERRORES PARA EVITAR DESASTRES

Reglas y restricciones del PCB

Si lo prefieres, también puedes abrir el panel "PCB Rules and Violations" (Reglas y violaciones del PCB) (Figura 8), que muestra las infracciones en tiempo real y te permite desplazarte directamente hasta ellas haciendo doble clic sobre la violación y seleccionando "Jump". El panel muestra la información de la violación, así como la ubicación de las violaciones en coordenadas X, Y, para darte más detalles sobre las violaciones y dónde ocurren. Además, si eliges la violación, la ventana "Violation Details" (Detalles de la violación) te indica, en la sección "Violated Rule" (Regla infringida), qué regla se incumple, lo que resulta útil si quieres revisar la regla.

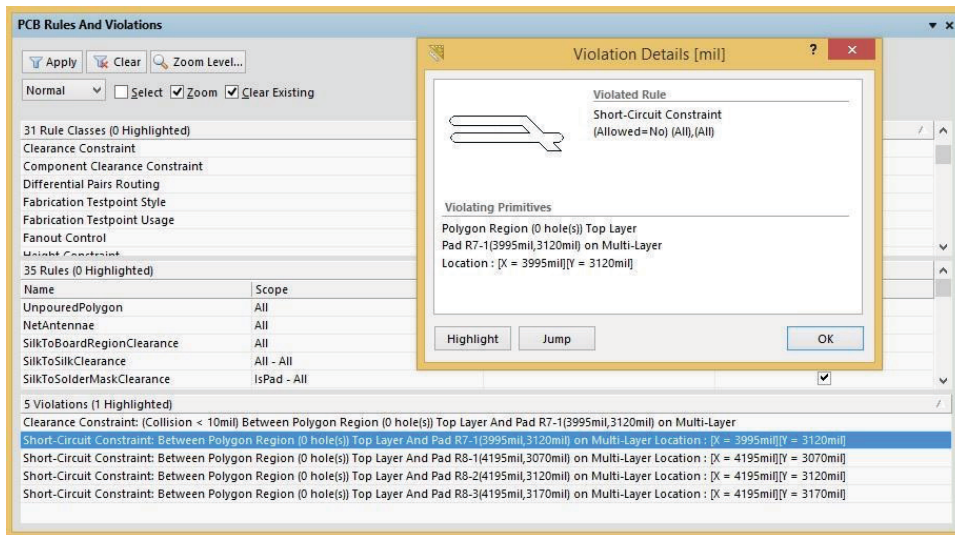


Figura 8

Reglas binarias unarias aplicables

Si deseas echar un vistazo a las reglas que se aplican a uno o varios objetos, puedes utilizar el menú contextual para comprobar las reglas binarias aplicables (**Applicable Binary Rules**) (Figura 9) y las reglas unarias aplicables (**Applicable Unary Rules**) (Figura 10). Si lo que quieres es ver las reglas que se aplican a un objeto o a una primitive en particular, haz clic con el botón derecho del ratón en la opción "Aplicables Unary Rules", y luego selecciona "Object". Sin embargo, si lo que quieres es comparar reglas que afecten a dos objetos o a varias primitivas, consulta "Aplicable Binary Rules" y haz clic en "Both Objects".

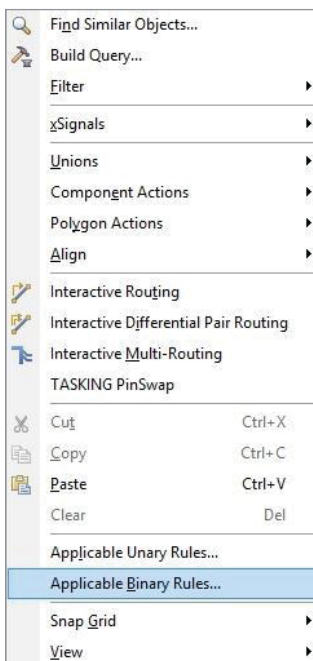


Figura 9

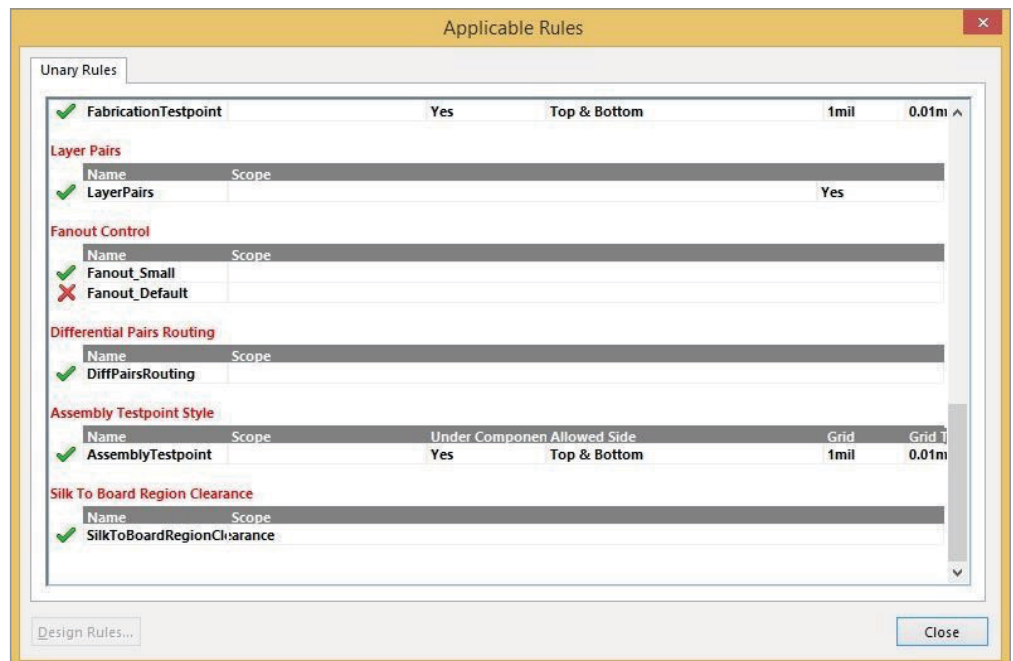


Figura 10

COMPROBACIÓN DE ERRORES PARA EVITAR DESASTRES

La ventaja de esto es que muestra todas las reglas aplicables y nos indica si una regla es válida (con una **marca verde** junto a ella) o si ha sido infringida (con una **X roja**). En caso de que haya más de una regla disponible, la regla de la parte superior es la que se aplica.

CONCLUSIÓN

De la misma manera que si no obedecemos las reglas de la carretera, o ignoramos las señales en la autopista, podemos perder-nos o, peor todavía, causar un desastre, el sistema de reglas de Altium Designer te permite alcanzar tu objetivo y evitar el desastre. La gestión y el uso de estas herramientas te permitirán mantenerte en el camino correcto y lograr un diseño de calidad de manera eficiente. Los sistemas de control de errores de Altium Designer te guían en el camino hacia el éxito, así que ¡no ignores las advertencias!

ENLACES ÚTILES

Documentación de Altium Tech:

- **Reglas de diseño**
<https://techdocs.altium.com/display/ADOH/Design+Rules>
- **Comprobación de las reglas de diseño**
<https://techdocs.altium.com/display/ADOH/Design+Rule+Checking>
- **Visualización mejorada de las infracciones DRC**
<https://techdocs.altium.com/display/ADOH/Enhanced+Display+of+DRC+Violations>
- **Reglas de PCB e infracciones**
[https://techdocs.altium.com/display/ADRR/PCB_Pnl-PCBRulesAndViolations\(\(PCB+Rules+and+Violations\)\)_AD](https://techdocs.altium.com/display/ADRR/PCB_Pnl-PCBRulesAndViolations((PCB+Rules+and+Violations))_AD)
- **Tipos de reglas unarias y binarias**
<https://techdocs.altium.com/display/ADOH/Unary+and+Binary+Rule+Types>
- **Reglas unarias aplicables**
[http://techdoc.altium.com/display/ADRR/PCB_Dlg-ApplicableUnaryRules\(\(Applicable+Unary+Rules\)\)_AD](http://techdoc.altium.com/display/ADRR/PCB_Dlg-ApplicableUnaryRules((Applicable+Unary+Rules))_AD)
- **Reglas binarias aplicables**
[http://techdoc.altium.com/display/ADRR/PCB_Dlg-ApplicableBinaryRulesDlg\(\(Applicable+Binary+Rules\)\)_AD](http://techdoc.altium.com/display/ADRR/PCB_Dlg-ApplicableBinaryRulesDlg((Applicable+Binary+Rules))_AD)